

JP05323899 A

DISPLAY CONTROLLER

TOSHIBA CORP

Inventor(s):INOUE AKIFUMI

Application No. 04123330 JP04123330 JP, Filed 19920515,A1 Published 19931207

Abstract: PURPOSE: To save the electric power for display processing and speed up the writing processing of display data by making the display processing efficient when a high-resolution display mode FPD displays low-resolution display mode display data by a stretch system.

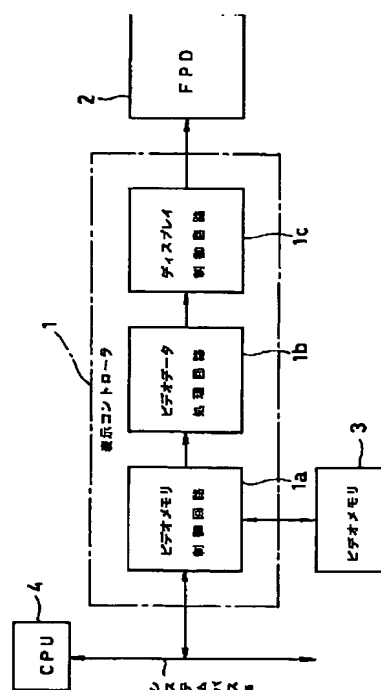
CONSTITUTION: When video data corresponding to a low-resolution display mode are displayed in high-resolution display mode, a display controller 1 controls the shift register and line counter of the FPD 2 to display the same display data held in the shift register on plural adjacent lines. Consequently, when the same display data are displayed on plural lines, the same display data can be displayed on the successive lines without being read out of a video memory 3 at each time.

COPYRIGHT: (C)1993,JPO&Japio

Int'l Class: G09G00320; G09G00500 G09G00536

Patents Citing this One: No US, EP, or WO patents/search reports have cited this patent.

(11)特許出願公開番号



【特許請求の範囲】

【請求項 1】 ストレッチ表示可能な表示装置において、
表示画面に表示すべき表示データを格納するビデオメモリ手段と、
シフトクロック信号にตอบสนองし、前記ビデオメモリ手段から読出された 1 ライン分の表示データを順次保持するレジスタ手段と、
前記レジスタ手段に保持された表示データをラインカウンタのインクリメント動作に応じライン毎に順次表示するディスプレイ駆動手段と、
前記レジスタ手段に保持された表示データを同一表示するラインを検出する検出手段と、
前記検出手段の検出結果に基づき、前記ラインカウンタのインクリメントにตอบสนองし、表示データを連続する複数ラインに同一表示する表示制御手段とを具備したことを特徴とする表示制御装置。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、例えばパーソナルコンピュータに使用されるフラット・ディスプレイ等の表示制御を行なう表示制御装置に関する。

【0002】

【従来の技術】 従来、例えばパーソナルコンピュータには、ディスプレイ装置としてフラットパネルディスプレイ装置（FPD）を使用したものが多くなりつつある。FPDは例えば液晶表示器を使用したものが一般的である。

【0003】 ところで、近年、パーソナルコンピュータでは FPD の高解像度化が進行している。しかし一方で、低解像度の FPD を使用したコンピュータにおいて、多数のアプリケーション・ソフトウェアが既に開発されており、このアプリケーション・ソフトウェアを有効に利用する必要がある。

【0004】 CRT ディスプレイ装置の場合には、水平、垂直の各制御信号を変化させることにより、低解像度表示モードを高解像度表示モードに変換することは比較的容易である。一方、FPD では、X-Y のマトリクス状に配置されたドライバにより駆動される方式が採用されており、低解像度表示モードの表示データを高解像度表示モードのディスプレイに表示するには、その表示データに所定の表示データを付加する必要がある。

【0005】 具体的には、図 7 の（A）に示すように、低解像度表示モードの表示データを高解像度表示モードの FPD の上部に表示し、残りの下部にブランク表示するノーマル方式がある。また、同図（B）に示すように、低解像度表示モードの表示データを高解像度表示モードの中央に表示し、上下部にブランク表示するセンタリング方式がある。さらに、同図（C）に示すように、特定ラインの表示データを連続した複数のラインに表示

して、見掛け上、表示ライン数を伸ばすストレッチ方式がある。

【0006】

【発明が解決しようとする課題】 高解像度表示モードの FPD を使用したパーソナルコンピュータでは、低解像度表示モードに対応するアプリケーション・ソフトウェアを有効に利用するために、低解像度表示モードの表示データを高解像度表示モードの FPD に表示変換する各種方式が取られている。この各方式の中で、見掛け上表示ライン数を伸ばすストレッチ方式が自然な表示状態を実現できる。しかし、ストレッチ方式では、表示データを連続した複数ラインに同一表示するとき、ライン表示するたびに同一表示データをビデオメモリから読出し、ディスプレイの駆動回路に転送する必要がある。このため、同一表示データの表示処理に余分な電力を消費することになる。また、ビデオメモリは CPU からのデータ書込み処理と読出し処理とが時分割で実行されているため、同一表示データの読出し処理により、CPU からのデータ書込み処理の速度が相対的に低下することになる。

【0007】 本発明の目的は、高解像度表示モードの FPD において、ストレッチ方式により低解像度表示モードの表示データを表示する場合に、表示処理の効率化を図ることにより、表示処理の消費電力の節約化および表示データの書込み処理の高速化を実現する表示制御装置を提供することにある。

【0008】

【課題を解決するための手段】 本発明は、フラット・ディスプレイ等の表示制御を行なう表示制御装置において、ビデオメモリ手段から読出された 1 ライン分の表示データを保持するレジスタ手段、レジスタ手段に保持された表示データをラインカウンタのインクリメント動作によりライン毎に順次表示するディスプレイ駆動手段およびレジスタ手段、ラインカウンタを制御する表示制御手段を備えた装置である。

【0009】

【作用】 本発明では、表示制御手段は、低解像度表示モードに対応するビデオデータを高解像度表示モードにより表示するときに、レジスタ手段およびラインカウンタを制御して、レジスタ手段に保持された同一表示データを連続する複数ラインに表示するように制御する。これにより、同一表示データを複数ライン表示するときに、その都度ビデオメモリ手段から読出すことなく、同一表示データを連続した複数ラインに表示することができ

【0010】

【実施例】 以下図面を参照して本発明の実施例を説明する。

【0011】 図 1 は同実施例に係わる表示制御装置の構成を示すブロック図である。表示コントローラ 1 は本装

置の要部であり、FPD2の制御を実行する表示制御手段である。FPD2は液晶表示器からなるフラットパネルディスプレイ装置であり、高解像度表示可能なディスプレイである。

【0012】表示コントローラ1は、ビデオメモリ制御回路1a、ビデオデータ処理回路1bおよびディスプレイ制御回路1cを有する。ビデオメモリ制御回路1aはビデオメモリ3を制御し、CPU4からの表示データの書き込み処理およびビデオメモリ3からの表示データの読出し処理を行なう。ビデオデータ処理回路1bは、ビデオメモリ3からの表示データに対してカラーパレットによるアトリビュート（属性）処理およびパラレルの表示データをシリアルデータに変換するパラレル／シリアル変換処理等を実行する。ディスプレイ制御回路1cは、ビデオデータ処理回路1bからのシリアル表示データに基づいて、FPD2の駆動制御を行なうための各種制御信号（Yカウンタクロック、シフトクロック、ラッチパルス等）を発生する。

【0013】CPU4はパーソナルコンピュータの中央処理ユニットであり、システムバス5を通じてビデオメモリ制御回路1aに表示データを転送し、ビデオメモリ3に対する書き込み処理を指示する。CPU4は低解像度表示モードに対応するアプリケーション・ソフトウェアを実行する互換性を有する。

【0014】FPD2は、図2に示すように、表示画面であるスクリーン20、X-Yのマトリクス状に配置されたドライバ（ディスプレイ駆動手段）を構成するXドライバ21およびYドライバ22を有する。スクリーン20は液晶表示パネルである。Xドライバ21はシリアル表示データ（以下ビデオデータと称する）を保持するシフトレジスタ21aおよびラッチ回路を含むドライバ回路21bを有する。Yドライバ22は、ディスプレイ制御回路1cから出力されるYカウンタクロックによりインクリメント動作を実行するラインカウンタを有する。ディスプレイ制御回路1cは、Xドライバ21において、シフトレジスタ21aのシフトクロックおよびラッチ回路のラッチパルスを出力する。次に、同実施例の動作を説明する。

【0015】まず、通常の動作では、図3のステップS1に示すように、ビデオメモリ制御回路1aはCPU4の指示に応じて、CPU4からシステムバス5を通じて転送される表示データをビデオメモリ3に書込む（CPUサイクル）。ビデオメモリ制御回路1aは表示動作のために、定期的にビデオメモリ3から表示データを読出すリフレッシュサイクルを実行する（ステップS2）。このようなビデオメモリ3のアクセスは、図5のタイミングチャートに示すように、CPUサイクルとリフレッシュサイクルの時分割によるメモリサイクルで実行される。このとき、リフレッシュサイクルはCPUサイクルに優先するため、リフレッシュサイクル中はCPUサイ

クルは待機状態となる。

【0016】ビデオデータ処理回路1bは、ビデオメモリ3から読出された表示データに対して属性処理およびシリアルビデオデータに変換するパラレル／シリアル変換処理を行なう（ステップS3）。

【0017】ディスプレイ制御回路1cはビデオデータと共に、各種制御信号（Yカウンタクロック、シフトクロック、ラッチパルス等）をFPD2に出力する。即ち、図6の（A）に示すように、ディスプレイ制御回路1cはシフトクロックを出力して、ビデオデータをシフトレジスタ21aに入力する（ステップS4）。1ライン分のビデオデータがシフトレジスタ21aに保持されると（ステップS5のYES）、ディスプレイ制御回路1cはラッチパルスを出力し、ドライバ回路21bのラッチ回路にラッチさせる（ステップS6）。

【0018】一方、同時にディスプレイ制御回路1cはYカウンタクロックを出力し、Yドライバ22のラインカウンタをインクリメントさせる（ステップS7）。これにより、スクリーン20が駆動されて1ライン分の表示データを表示することになる（ステップS8）。このとき、通常では図6の（A）に示すように、第1ラインの表示データ（1stラインデータ）がスクリーン20に表示されているとき、第2ラインの表示データ（2ndラインデータ）がFPD2に転送されて、シフトレジスタ21aに保持される。

【0019】次に、本発明では、CPU4は低解像度表示モードに対応するアプリケーション・ソフトウェアを実行し、低解像度表示モードに対応する表示データをビデオメモリ制御回路1aを通じてビデオメモリ3に書込む。

【0020】ビデオメモリ制御回路1aは、図4のステップS10に示すように、ビデオメモリ3から低解像度表示モードに対応する表示データを読出す。ビデオデータ処理回路1bは、前記図3のステップS3に示す処理と同様に、表示データに対して属性処理およびパラレル／シリアル変換処理を実行して、シリアルビデオデータに変換する。ディスプレイ制御回路1cは、シフトクロックを出力して、ビデオデータをシフトレジスタ21aに入力する（ステップS11）。

【0021】1ライン分のビデオデータがシフトレジスタ21aに保持されると、ディスプレイ制御回路1cはラッチパルスを出力し、ドライバ回路21bのラッチ回路にラッチさせる。同時に、ディスプレイ制御回路1cはYカウンタクロックを出力し、Yドライバ22のラインカウンタをインクリメントさせる（ステップS12）。これにより、スクリーン20が駆動されて、1ライン分の表示データ（1stラインデータ）を表示することになる（ステップS13）。

【0022】ここで、低解像度表示モードで作成されたアプリケーション・ソフトウェアを高解像度表示モード

のFPD2にストレッチ表示するため、CPU4はストレッチ表示の実行を制御する表示コントローラ1が内蔵した所定レジスタの所定ビットにデータをセットする。即ち、第1の表示データ(1stラインデータ)に対して同一表示データである第2の表示データ(2ndラインデータ)を連続的にライン表示する(ステップS14のYES)。

【0023】ディスプレイ制御回路1cはYカウンタクロックを出力し、Yドライバ22のラインカウンタをインクリメントさせる(ステップS16)。ディスプレイ制御回路1cからXドライバ21へのビデオデータ、シフトクロックおよびラッチパルスの供給を止めているので、ドライバ回路21bのラッチ回路には依然、第1の表示データ(1stラインデータ)に対応する1ライン分のビデオデータを保持し続けている。したがって、スクリーン20には、第1の表示データ(1stラインデータ)がライン表示されて、次のラインに第1の表示データと同一の第2の表示データが連続的にライン表示されることになる(ステップS17)。

【0024】このようにして、ストレッチ方式により、低解像度表示モードの表示データを高解像度表示モードのFPD2に表示する。この場合、図6の(B)に示すように、第2の表示データ(2ndラインデータ)を第1の表示データ(1stラインデータ)に連続してライン表示するときに、実際には第2の表示データをFPD2に転送することなく、第1の表示データを利用する。即ち、第1の表示データをビデオメモリ3から読出してFPD2のスクリーン20にライン表示した後に、FPD2のXドライバ21にラッチされた第1の表示データを第2の表示データとして次のラインに表示する。言い換えれば、第2の表示データをビデオメモリ3から読出することなく、Yドライバ22のラインカウンタをインクリメントさせる動作により、第1の表示データに連続してライン表示させる。

【0025】したがって、第2の表示データをライン表示するときに、ビデオメモリ3のアクセス、シフトレジ

スタ21aに保持するときの高周波数のシフトクロックの発生を停止した状態である。このため、ビデオデータはアクティブにならず、表示処理に伴う消費電力の低減化を図ることができる。また、ビデオメモリ3のアクセスであるリフレッシュサイクルを減少できるため、CPUサイクルの待機期間を短縮化を図ることができる。これにより、結果的に、CPUによりビデオメモリ3に対する表示データの書き込み処理の高速化を実現できる。

【0026】

【発明の効果】以上詳述したように本発明によれば、高解像度表示モードのFPDにおいてストレッチ方式により低解像度表示モードの表示データを表示する場合に、表示データのメモリアクセスおよび転送処理を省略することにより、同一表示データを連続的に複数ライン表示することができる。したがって、結果的に表示処理の効率化を図ることにより、表示処理の消費電力の節約化および表示データの書き込み処理の高速化を実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係わる表示制御装置の構成を示すブロック図。

【図2】同実施例に係わるFPDの要部を示すブロック図。

【図3】同実施例の動作を説明するためのフローチャート。

【図4】同実施例の動作を説明するためのフローチャート。

【図5】同実施例の動作を説明するためのタイミングチャート。

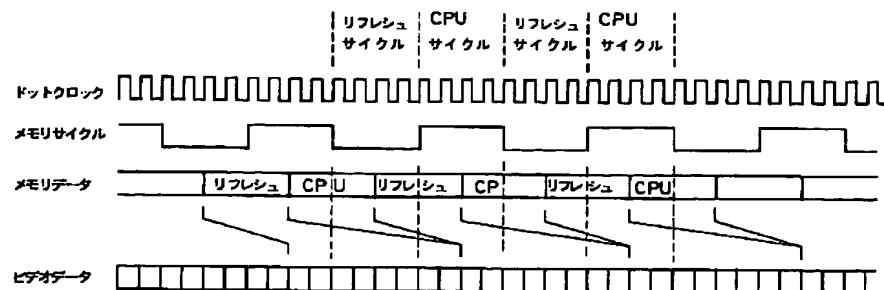
【図6】同実施例の動作を説明するためのタイミングチャート。

【図7】従来の表示制御方式を説明するための概念図。

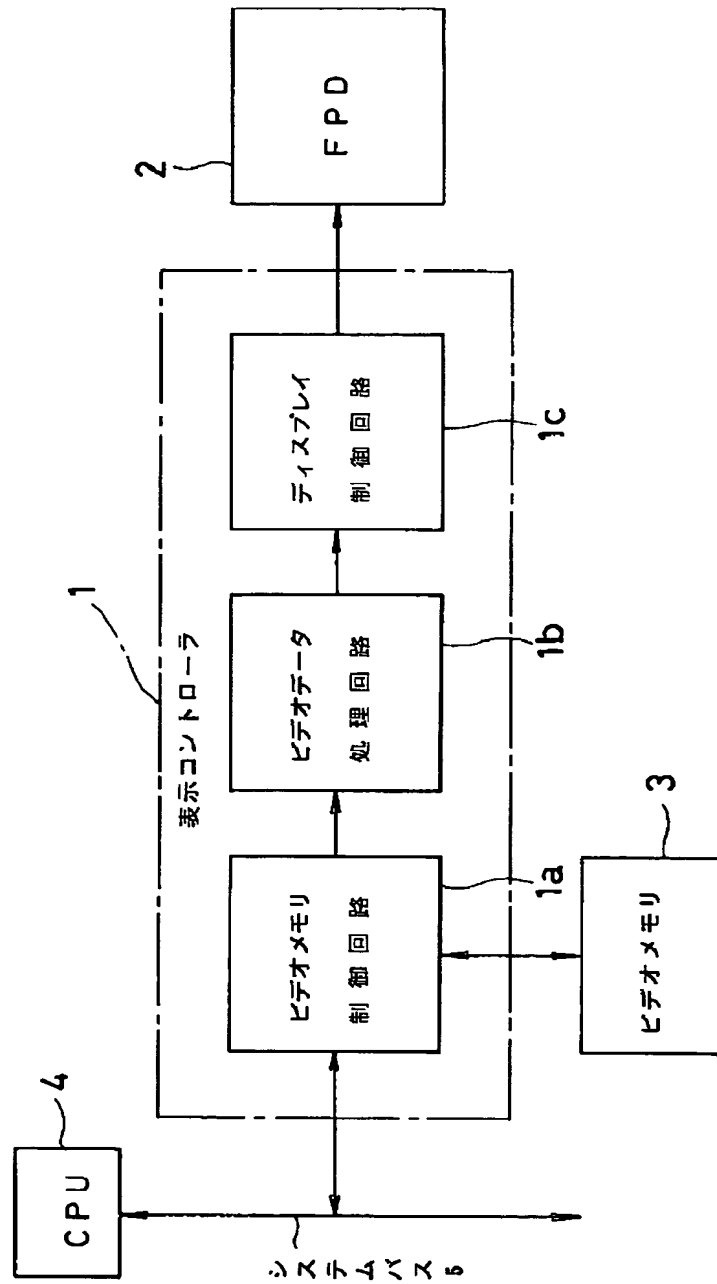
【符号の説明】

1…表示コントローラ、1a…ビデオメモリ制御回路、1b…ビデオデータ処理回路、1c…ディスプレイ制御回路、2…FPD、3…ビデオメモリ。

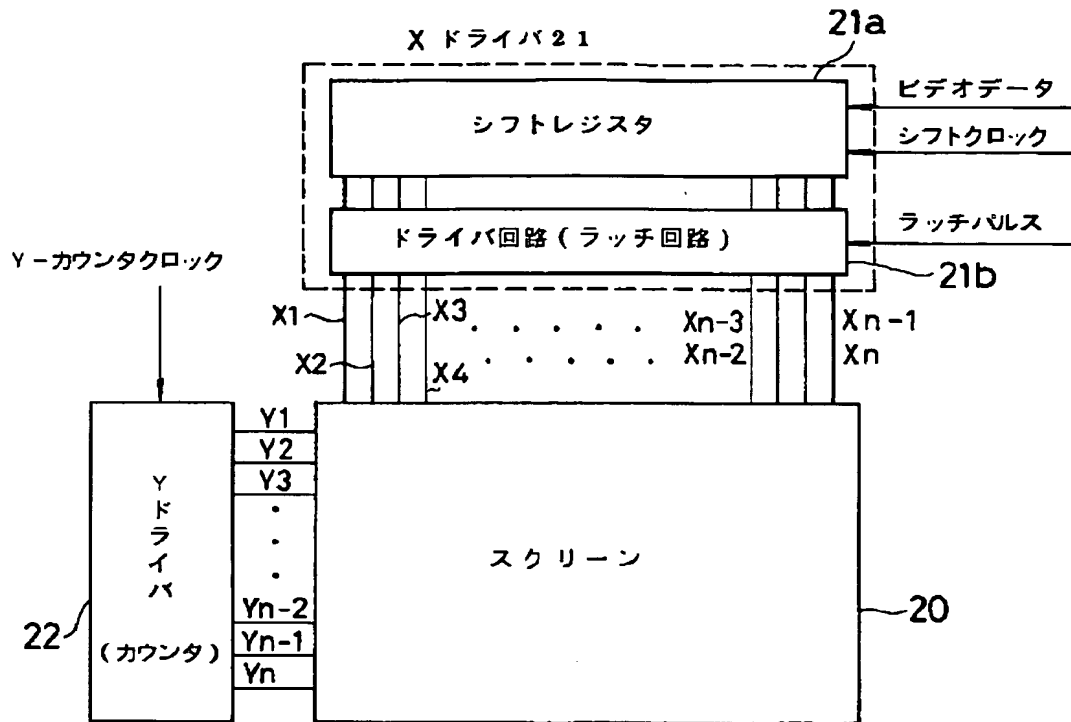
【図5】



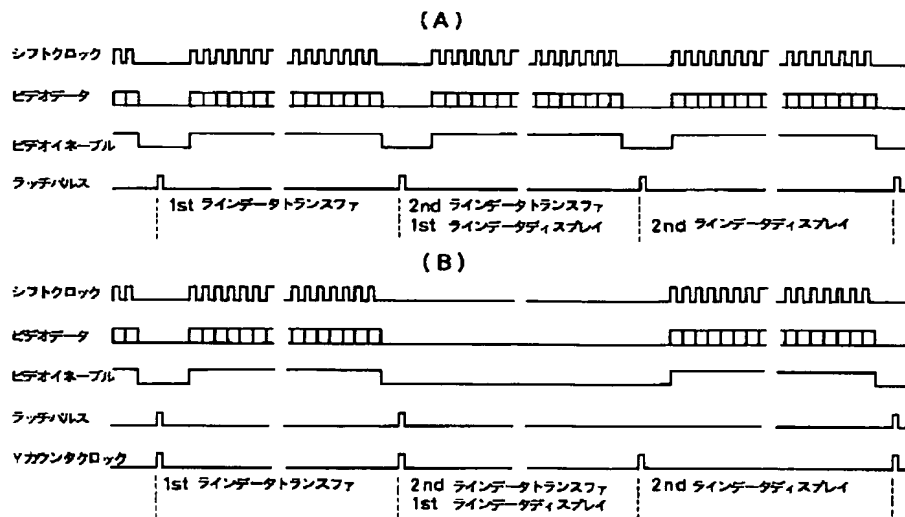
【図 1】



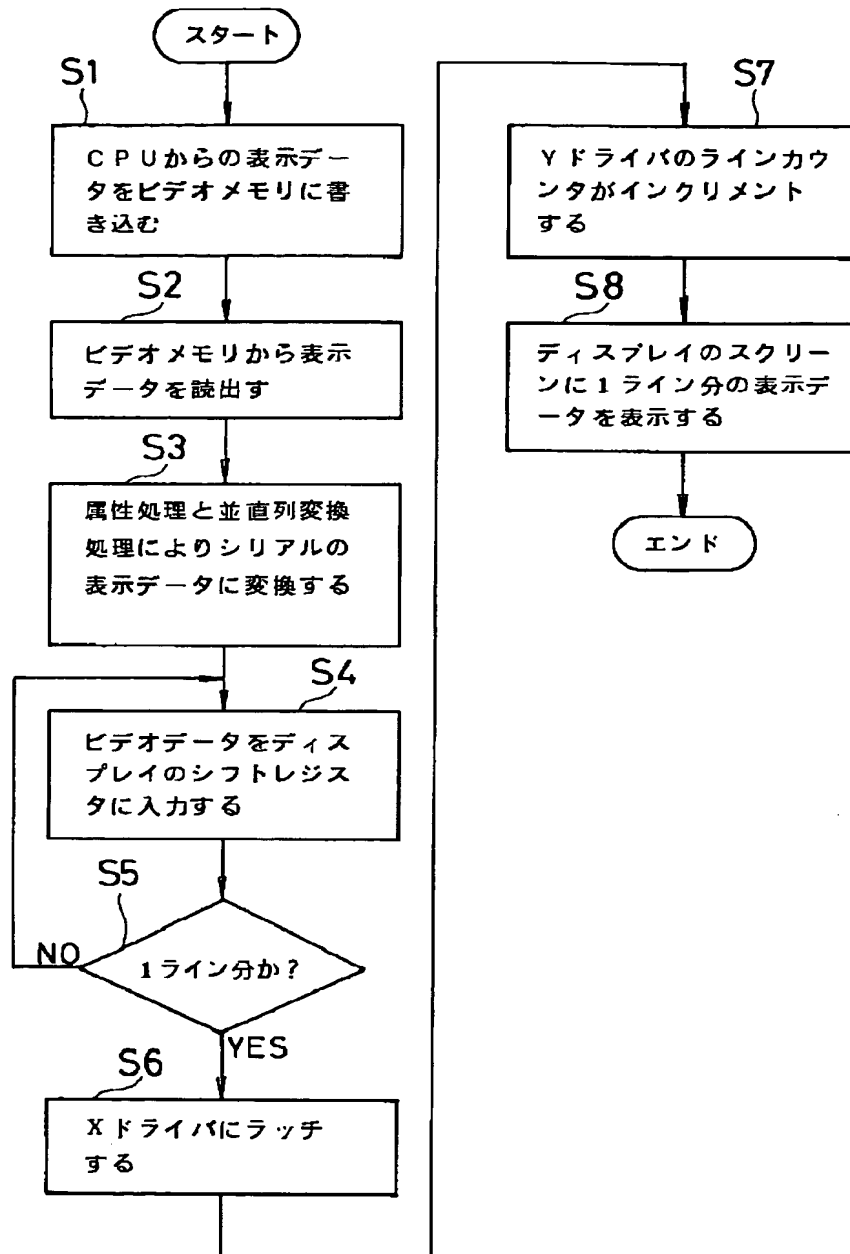
【図 2】



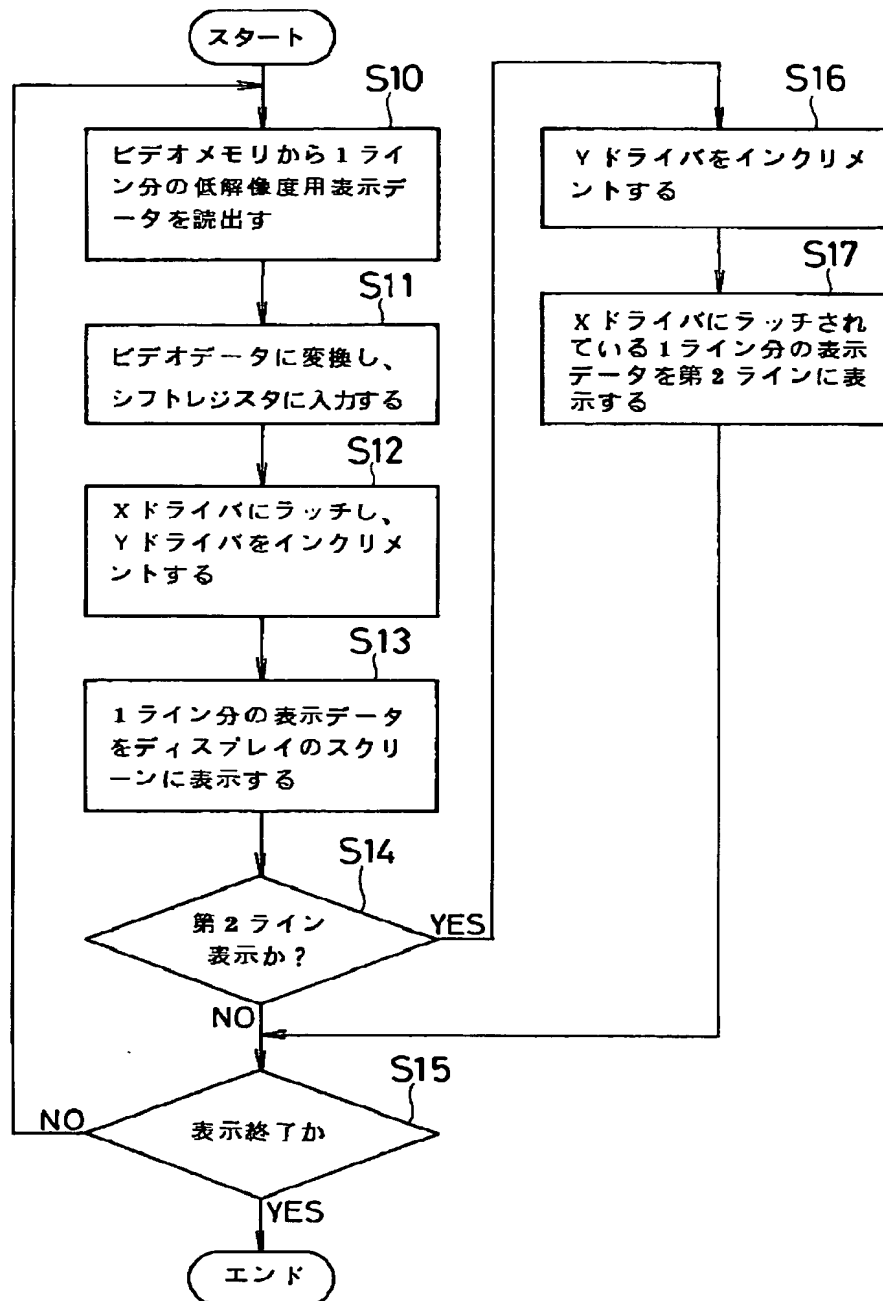
【図 6】



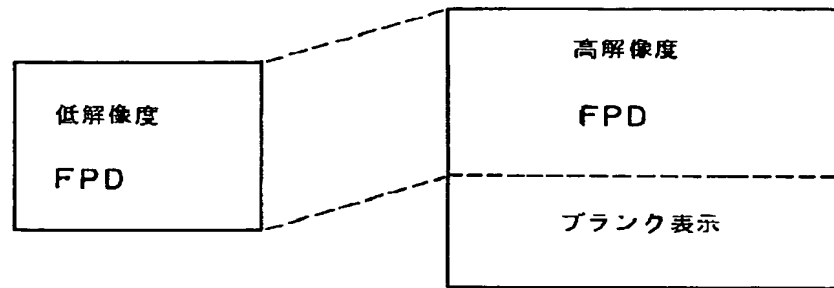
【図3】



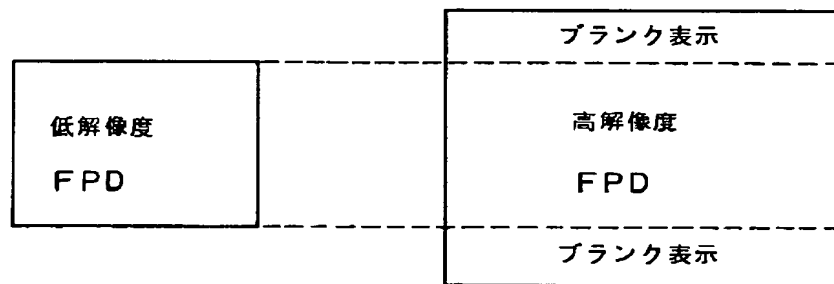
【図 4】



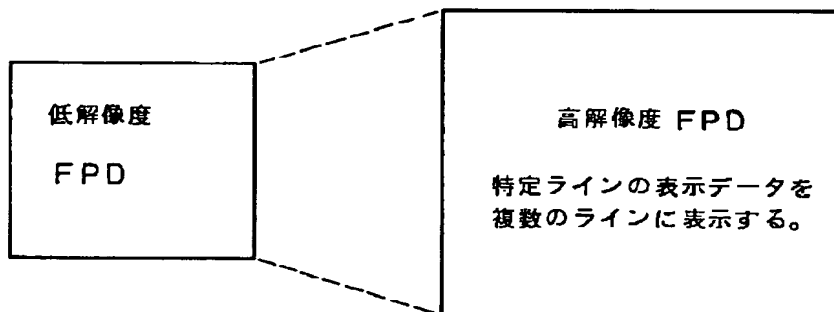
【図 7】



(A)



(B)



(C)